

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-303350

(43)Date of publication of application : 13.11.1998

(51)Int.Cl.

H01L 23/48  
H01L 21/60  
H01L 21/607  
H01L 23/50

(21)Application number : 09-335380

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 05.12.1997

(72)Inventor : KAMIJO TOYOHICO  
MATSUSE MITSUAKI

(30)Priority

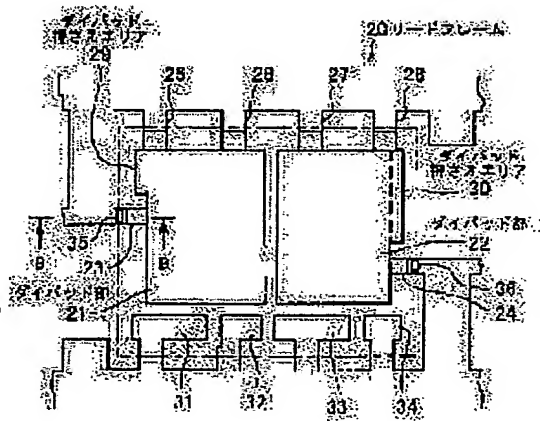
Priority number : 09 43467    Priority date : 27.02.1997    Priority country : JP

## (54) LEAD FRAME

(57)Abstract:

PROBLEM TO BE SOLVED: To surely join a wire to a semiconductor chip by wire bonding by ultrasonic waves.

SOLUTION: In a lead frame 20, die pad parts 21 and 22 for loading the semiconductor chip are held by tie-bar parts 23 and 24. The die pad parts 21 and 22 are provided with die pad pressing area 29 and 30 along the outer peripheral edge part. The die pad pressing areas 29 and 30 fix the die pads 21 and 22 by being directly pressed by a pressing member, at the time of bonding the wire to the semiconductor chip loaded to the die pads 21 and 22. Thus, ultrasonic wave energy supplied to the wire at the time of performing bonding is not dispersed by the resonance of the die pads 21 and 22 or the like and is concentrated on the wire and assured joining is performed.



## LEGAL STATUS

[Date of request for examination] 14.08.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3480285

BEST AVAILABLE COPY

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-303350

(43) 公開日 平成10年(1998)11月13日

(51) Int.Cl.<sup>8</sup>

H 0 1 L 23/48

21/60

21/607

23/50

識別記号

3 0 1

F I

H 0 1 L 23/48

21/60

21/607

23/50

S

3 0 1 B

3 0 1 M

A

S

審査請求 未請求 請求項の数 7 O L (全 8 頁)

(21) 出願番号 特願平9-335380

(22) 出願日 平成9年(1997)12月5日

(31) 優先権主張番号 特願平9-43467

(32) 優先日 平9(1997)2月27日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 上條 豊彦

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

(72) 発明者 松瀬 充明

富山県滑川市江尻500番地 株式会社北陸

富士内

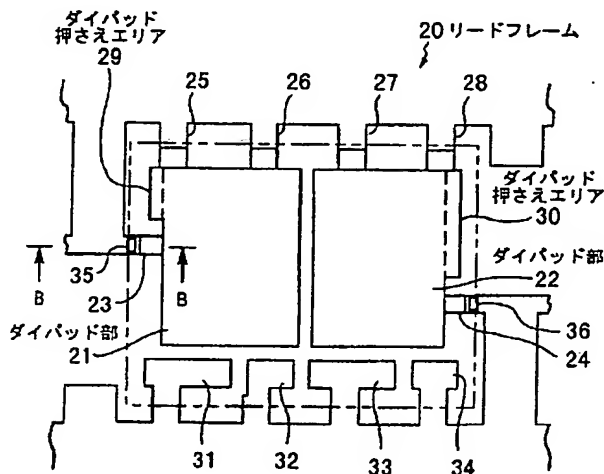
(74) 代理人 弁理士 服部 毅蔵

(54) 【発明の名称】 リードフレーム

(57) 【要約】

【課題】 リードフレームに関し、超音波によるワイヤボンディングにて、ワイヤを半導体チップに確実に接合できるようにすることを目的とする。

【解決手段】 リードフレーム20において、半導体チップを搭載するダイパッド部21、22はタイバー部23、24によって保持されている。ダイパッド部21、22はその外周縁部に沿ってダイパッド押さえエリア29、30を有している。このダイパッド押さえエリア29、30は、ダイパッド部21、22に搭載された半導体チップにワイヤをボンディングするときには、押さえ部材によって直接押さえられることで、ダイパッド部21、22を固定している。これにより、ボンディングするときにワイヤに与えられる超音波エネルギーは、ダイパッド部21、22の共振などで分散されることがなく、ワイヤに集中されて確実な接合を行うことができる。



## 【特許請求の範囲】

【請求項1】 半導体チップを搭載するダイパッド部がタイバー部によって保持されているリードフレームにおいて、

半導体チップが搭載されるダイパッド部のチップ搭載エリアの外周縁部に、押さえ部材により前記ダイパッド部が押さえられるダイパッド押さえエリアを設けたことを特徴とするリードフレーム。

【請求項2】 前記ダイパッド押さえエリアは、前記タイバー部が保持している側のダイパッド部の辺縁部にダイパッド部と一体に設けられていることを特徴とする請求項1記載のリードフレーム。

【請求項3】 前記ダイパッド押さえエリアは、前記ダイパッド部の周囲に離間配置されたリード部のボンディング部間のスペースに突出するよう前記ダイパッド部と一体に設けられていることを特徴とする請求項1記載のリードフレーム。

【請求項4】 前記ダイパッド部を保持しているタイバー部は、半導体チップが樹脂によって封止されるときに樹脂によって覆われるモールド外形の近傍であって前記モールド外形よりも内側の位置に脆性部を有していることを特徴とする請求項1記載のリードフレーム。

【請求項5】 前記タイバー部は、直線状に配置された前記ダイパッド部間で千鳥状に配置して前記ダイパッド部を相互に連結したことを特徴とする請求項1記載のリードフレーム。

【請求項6】 タイバー部によって保持されたダイパッド部に搭載の半導体チップに対してワイヤボンディングを行うボンディング方法において、

前記ダイパッド部のチップ搭載エリアの外周部に設けられたダイパッド押さえエリアを押さえ部材により押さえながらワイヤボンディングを行うことを特徴とするボンディング方法。

【請求項7】 前記ワイヤボンディングは、アルミニウムワイヤの超音波ボンディングであることを特徴とする請求項4記載のボンディング方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はリードフレームに関し、特に所定の位置に搭載された半導体チップのボンディングパッドとリードフレームボンディング部との間を超音波ボンディング法にて接合する形式のリードフレームに関する。

【0002】

【従来の技術】半導体チップはパッケージ内に組み込まれて製品化される。このときの組み立て工程としては、まず、半導体チップが搭載されるダイパッド部および外部リードとなるべき部分を切断と折り曲げによって形成したリードフレームが用意され、次に、そのリードフレームのダイパッド部に半導体チップを搭載し、その半導

体チップとリードフレームとの間をワイヤボンディング等により電氣的接合を行い、半導体チップを樹脂で封止し、リードフレームの半田めっきを行い、リードフレームのリードとなるべき部分を残して他の部分を切断してリードを指定の形状に曲げ、捺印し、動作試験を行い、最後にリードフレームのタイバー部から樹脂封止された部分を切り離すことによってパッケージとしての形になる。

【0003】なお、ここでは樹脂封止された部分を最後に切り離す例を示したが、樹脂で封止後のリードフレームのリードとなるべき部分を残して他の部分を切断する際に同時に切り離すこともある。

【0004】図9は従来のリードフレームの一例を示す部分平面図である。図示の例では、リードフレーム1はテープ状になっており、その横手方向に半導体チップの搭載するための四つのダイパッド部2a、2b、2c、2dが設けられている。図示はしないが、リードフレーム1の縦方向にも、それぞれ20個のダイパッド部2が設けられていて、4列20行の計80個の半導体素子が一つのリードフレームで造れるようになっている。

【0005】このリードフレーム1によれば、たとえばダイパッド部2aはその横手方向（図では縦方向）がその周囲の部分とタイバー部3a、3bによって接続されており、組み立て工程の際にダイパッド部2aを保持する働きをしている。一方、ダイパッド部2aの長手方向を見てみると、この例では、その右側に、リードとなるべき四つのリード部4a、4b、4c、4dが形成され、これら四つのリード部4a、4b、4c、4dはタイバー部5によって相互に結合され、さらに、ダイパッド部2aに搭載された半導体チップとのワイヤボンディングを行うボンディング部6a、6bが形成されている。また、ダイパッド部2aの左側には、ダイパッド部2aと連続され、タイバー部7によって相互に結合された四つのリード部8a、8b、8c、8dが形成されている。半導体チップとしては、1個のMOS形FET（電界効果トランジスタ）がダイパッド部2aに搭載される。したがって、このリードフレーム1からは、両側に4本ずつのリードを有するSOP（Small Out-line Package）タイプのMOS形FET素子が造られることになる。

【0006】このタイプの半導体素子は、限られた大きさの中で半導体チップをダイパッド部2aに搭載してそこに半田付けし、ワイヤボンディングをして、樹脂封止しなければならない。リードをパッケージの厚さの中間位置から導出しようとする、半導体チップはその上面のボンディングパッドからワイヤをボンディングする必要があるために、上側には樹脂で封止するためのスペースを十分に取るができない。そのため、半導体チップを搭載するダイパッド部2aは、プレス加工により押し下げられて低くなっている。

【0007】図10は半導体チップが実装された従来のリードフレームの一例を示す部分平面図である。この図において、リードフレーム1の各ダイパッド部2a、2b、2c、2dには、MOS形FETの半導体チップ9a、9b、9c、9dがそれぞれ搭載され、それらの裏面がダイパッド部2a、2b、2c、2dに半田付けされている。半導体チップ9a、9b、9c、9dの裏面はMOS形FETのドレイン電極を構成している。したがって、たとえば半導体チップ9aは、ダイパッド部2aに半田付けされることによって、四つのリード部8a、8b、8c、8dは共通のドレイン端子となる。半導体チップ9aの上面にはソース電極を構成するボンディングパッド10aとゲート電極を構成するボンディングパッド10bとを有し、たとえばアルミニウムのワイヤ11によって、ボンディングパッド10aはボンディング部6aに接続され、ボンディングパッド10bはボンディング部6bに接続される。したがって、三つのリード部4a、4b、4cはMOS形FETの共通のソース端子となり、リード部4dはゲート端子となる。

【0008】ワイヤボンディングは超音波ボンディングにより行われる。超音波ボンディングはワイヤ11に超音波の振動エネルギーを与えて、ワイヤ11をボンディングパッド10a、10bおよびボンディング部6a、6bに接合する。このとき、リードフレーム1は図示しないクランプ装置によって動かないようにクランプされており、さらに、上面からは、櫛歯状の押さえ部材によりリード部を押し当ててダイパッド部周辺を固定するとともに、下面からは、ダイパッド部2a、2b、2c、2dの裏面を図示しない真空装置により下方へ吸引し、ダイパッド部自体を吸着させて固定している。

【0009】

【発明が解決しようとする課題】リードフレーム1はテープ状の金属板から不要部分が穿設された後、ダイパッド部2a、2b、2c、2d半導体チップ搭載面がプレス加工によって下方に押し下げられる。このとき、ダイパッド部2a、2b、2c、2dは3辺がリード部8a、8b、8c、8dおよびタイバー部3a、3bで保持されているが、四方から均等に保持されているわけではないので、ダイパッド部2a、2b、2c、2dを保持している部分の折り曲げは正確には行われず、折り曲げに誤差が生じてダイパッド部2a、2b、2c、2dが斜めになったりすることがある。また、ボンディング時にはダイパッド部2a、2b、2c、2dをその裏面より吸引することで固定するようにしている。しかし、ダイパッド部2a、2b、2c、2dはリード部8a、8b、8c、8dおよびタイバー部3a、3bでは十分な保持がされず、吸引も小さな面積の部分を行うようにしているため、十分な吸着、固定ができない。このため、十分に固定されていないダイパッド部2a、2b、2c、2dに搭載された半導体チップに対して超音波ボ

ンディングをすることになるので、ワイヤボンディング時に、ボンディングパッド10a、10bが共振し、超音波振動エネルギーがワイヤに集中されずに分散してしまうと、ワイヤの接合不良が発生してしまうという問題点があった。

【0010】本発明はこのような点に鑑みてなされたものであり、超音波ボンディングのようなワイヤボンディングを行っても、半導体チップ上のボンディングパッドへのワイヤの接合に不良が発生しないようなリードフレームを提供することを目的とする。

【0011】

【課題を解決するための手段】本発明によれば、半導体チップを搭載するダイパッド部がタイバー部によって保持されているリードフレームにおいて、半導体チップが搭載されるダイパッド部のチップ搭載エリアの外周縁部に、押さえ部材により前記ダイパッド部を押さえるダイパッド押さえエリアを設けたことを特徴とするリードフレームが提供される。

【0012】上記構成によれば、超音波ボンディングによるアルミニウムワイヤのワイヤボンディング時に、押さえ部材がダイパッド押さえエリアを押さえることにより、半導体チップが搭載されたダイパッド部がその外周縁部より固定され、半導体チップのボンディングパッドにおける超音波振動エネルギーは分散されなくなる。したがって、半導体チップのボンディングパッドにおけるワイヤボンディングでは接合不良を発生することはない。

【0013】

【発明の実施の形態】以下、本発明の実施の形態を、半導体チップを2個搭載した素子を作る場合のリードフレームに適用した場合を例にして説明する。

【0014】図1は本発明のリードフレームの要部拡大平面図である。図示のリードフレーム20は、1個のパッケージに対応した部分だけを示したもので、独立した2個の半導体チップを搭載するため、二つのダイパッド部21、22が形成されている。これらダイパッド部21、22は横方向からタイバー部23、24によって保持されており、図の上方向からはダイパッド部21、22と同電位のリードを構成することになるリード部25、26、27、28によって保持されている。タイバー部23、24およびリード部25、26、27、28の接続部分は、ダイパッド部21、22がプレス加工によってリードフレーム20の主面より下に押し下げられたときに、斜めに成形される。また、ダイパッド部21、22は図の上縁部からタイバー部23、24の近傍まで外周縁部に沿ってダイパッド押さえエリア29、30を有している。さらに、ダイパッド部21、22の図の下方には、ダイパッド部21、22とは電気的に絶縁されたリードを構成することになるリード部およびその一端であるボンディング部31、32、33、34が形成されている。

【0015】また、図1において、2点鎖線で示した部分がダイパッド部21、22に搭載された半導体チップが樹脂で封止されるとききの樹脂部分のモールド外形を示している。ダイパッド部21、22を横方向から保持しているタイバー部23、24には、モールド外形、すなわち、2点鎖線よりも内側の位置に脆性部35、36を有している。この脆性部35、36はリード部の切断、フォーミングの後、最終的にパッケージをリードフレーム20から切断するとき、切断部がパッケージ端面より内側になるようにしている。

【0016】図2はボンディング時のリードフレームを示す平面図である。リードフレーム20のダイパッド部21、22には、たとえばMOS形FETの半導体チップ37、38が搭載され、それらのドレイン電極を構成する裏面はそれぞれダイパッド部21、22に電気的に接合されている。半導体チップ37、38はその上面にゲート電極を構成するボンディングパッド39、40と、ソース電極を構成するボンディングパッド41、42とを有している。ボンディングパッド39、40はアルミニウムのワイヤ43、44によってボンディング部32、34に接続され、ボンディングパッド41、42はワイヤ45、46によってボンディング部31、33に接続される。

【0017】このワイヤボンディングのとき、リードフレーム20は押さえ部材によって上面から押さえられる。すなわち、ダイパッド部21、22からリードフレーム20の主面に立ち上がった所のリード部25、26、27、28が押さえ部材47、48によって上面から押さえられ、反対側のボンディング部31～34に繋がるリード部が押さえ部材49、50、51、52によって上面から押さえられる。さらに、本発明では、ダイパッド部21、22の周縁部に設けられたダイパッド押さえエリア29、30が押さえ部材53、54によって上面から押さえられている。

【0018】このように、ダイパッド部21、22がダイパッド押さえエリア29、30を通じて押さえ部材53、54により押さえられていることにより、ダイパッド部21、22は十分に固定されることになり、半導体チップ37、38が超音波によるワイヤボンディング時に超音波振動エネルギーを受けても、その振動エネルギーを分散させることなくボンディングしようとするワイヤに集中させることができ、リードフレーム20を押さえ部材47、48、49、50、51、52のみによって押さえていた場合に比べて、押さえ部材53、54によるダイパッド押さえエリア29、30の押さえを併用することにより接合不良を25、5%からほぼ0%にすることができる。

【0019】図3は図2のA-A矢視断面図である。図示のように、超音波によるワイヤボンディング時には、リードフレーム20は押さえ部材48、52によって上

から押さえられ、ダイパッド部22は押さえ部材54がダイパッド押さえエリア30を上面から押さえることにより、十分に固定されることになる。さらに、ダイパッド部22の下には吸引ノズル55が配置されている。この吸引ノズル55は図示しない真空装置が接続されていて、ダイパッド部22を裏面から吸引するようにしている。このようにして、リードフレーム20が固定された状態でワイヤ44を超音波ボンディングにより半導体チップ38とボンディング部34とに接合することになる。

【0020】図4は図1のB-B矢視断面図である。図示のように、ダイパッド部21から立ち上がったタイバー部23のリードフレーム20の主面と同一の面上に脆性部35を有している。ここで、2点鎖線は半導体チップをトランスファモールドによる樹脂封止を行ったときのモールド外形を示しており、この脆性部35はそのモールド外形よりも内側の位置に設けられている。脆性部35は、図示の例では、U溝によって構成したが、V溝や切欠部によって構成することもできる。この脆性部35は樹脂封止されたパッケージを最終的にリードフレーム20から切り放すのを容易にする部分であって、切り放すときには、脆性部35で引きちぎられることになる。

【0021】次に、2個の半導体チップを搭載するためのリードフレームにおけるダイパッド押さえエリアの別な配置例について説明する。図5は本発明の第2の実施の形態におけるリードフレームの要部拡大平面図である。図5において、図1に示した要素に対応する要素については同じ符号を付してその詳細な説明は省略する。図示の例では、ダイパッド部21、22はそれぞれダイパッド押さえエリア29、30を有しているのに加えて、ダイパッド部21については、タイバー部23の近傍から図の下縁部まで外周縁部に沿って一体に設けられたダイパッド押さえエリア61および図の下縁部中央に設けられたダイパッド押さえエリア62を有し、ダイパッド部22については、図の下縁部中央に一体に設けられたダイパッド押さえエリア63を有している。ダイパッド押さえエリア62、63を設けたことにより、対向して配置されたボンディング部31、33はそれぞれダイパッド押さえエリア62、63と接触しないような形状に形成されている。

【0022】図6はボンディング時のリードフレームを示す平面図である。図6に示したように、ワイヤボンディングのときには、まず、ダイパッド部21、22の図の上縁部からリードフレーム60の主面に立ち上がった所のリード部が櫛歯状の押さえ部材65によって押さえられ、ダイパッド部21、22の図の下縁部に対向して配置されたリード部が櫛歯状の押さえ部材66によって押さえられている。また、ダイパッド部21、22の図の外周部に設けられたダイパッド押さえエリア29、6

1, 62, 63, 30が押さえ部材67, 68によって押さえられている。ここで、ボンディング時の邪魔にならないようにするため、ダイパッド押さえエリアを押さえる押さえ部材67, 68は下側に配置され、リード部を押さえる押さえ部材65, 66はその上側に配置されている。なお、この図に良く示されるように、ダイパッド部は横方向に並べられているが、それぞれを相互に保持しているタイバー部23, 24は各ダイパッド部の中央部に位置しておらず、中央部から図の上または下方向に交互にシフトした位置に設けられている。このタイバー部の千鳥状配置については、後述する。

【0023】このように、ダイパッド部21, 22がその外周部に設けられたダイパッド押さえエリア29, 61, 62, 63, 30を通じて押さえ部材65~68により押さえられていることにより、ワイヤボンディング時のワイヤの接合不良率をより0%に近づけることができる。

【0024】次に、1個の半導体チップを搭載するためのリードフレームにおけるダイパッド押さえエリアの配置例について説明する。図7は本発明の第3の実施の形態におけるリードフレームの要部拡大平面図である。図示のリードフレーム70は、たとえばMOS形FETチップを1個搭載するためのダイパッド部71を一つだけ有している。このダイパッド部71は横方向に4個並べられたものの一つを示しており、各ダイパッド部はその横方向がタイバー部72, 73によって相互に結合されている。そして、このダイパッド部71の外周部には、ダイパッド押さえエリア74, 75, 76, 77が設けられている。これらのダイパッド押さえエリア74, 75, 76, 77は、タイバー部72, 73のある辺縁部ではそのタイバー部72, 73を除くダイパッド部71の外周部に設けられ、図の下縁部では対向位置にあるボンディング部78, 79の形状に合わせてその空きスペースに位置するよう設けられている。

【0025】ワイヤボンディング時にダイパッド部71の外周部に設けられたこれらのダイパッド押さえエリア74, 75, 76, 77を押さえることにより、チップが搭載されたダイパッド部71は十分に固定され、超音波の振動エネルギーは分散されることなくワイヤに集中され、確実にボンディングを行うことができるようになる。

【0026】次に、ワイヤボンディングが終了した後にチップを樹脂封止する場合について説明する。図8は樹脂封止を行う金型を示す図であって、(A)は金型を上から見た図であり、(B)はC-C矢視断面図である。図示のように、樹脂封止を行う金型は上型81および下型82からなり、それぞれはリードフレーム83の各ダイパッド部に対応した位置にはキャビティ84が形成されるよう凹部が形成され、各キャビティ84間は樹脂流れ部85によって連通されている。この樹脂流れ部85

はリードフレーム83の各ダイパッド部間を接続しているタイバー部を避けるよう交互に、すなわち千鳥状に設けられている。リードフレーム83のダイパッド部の各並びの先頭のゲートには樹脂を供給するランナ86が接続されている。樹脂は、たとえば球状シリカ、シリコン、シランカップリング剤などを含むエポキシ系樹脂である。

【0027】樹脂封止の際は、ランナ86からまず第1のキャビティに樹脂が流入し、第1のキャビティを充填する。その後、さらに流入した樹脂は樹脂流れ部85を通して第2のキャビティへ流入する。このとき、第2のキャビティへ通じる樹脂流れ部85は樹脂が流入するゲートと対角の位置に設けられているため、流入した樹脂は第1のキャビティ内をランナ86の流れ方向に直角な方向に真っ直ぐに流れるのではなく斜めに横断するような流れになる。これにより、キャビティ内の隅々まで樹脂が行き渡るようになる。キャビティ間を接続している樹脂流れ部85が千鳥状に配置されているため、第1のキャビティでの確実な樹脂充填状態は第2以降のキャビティ内でも同様に発生し、結果としてすべてのキャビティで樹脂が確実に充填される。

【0028】以上、本発明をその好ましい実施の形態について説明したが、本発明はこれらの実施の形態に限定されるものではない。たとえば、超音波ボンディングに限らず、熱圧着法など他のワイヤボンディングが行われる半導体チップ用のリードフレームにも適用できる。

#### 【0029】

【発明の効果】以上説明したように本発明では、半導体チップが搭載されるダイパッド部のチップ搭載エリアの外周縁部にダイパッド押さえエリアを設けるように構成した。これにより、押さえ部材がそのダイパッド押さえエリアを直接押さえることでダイパッド部を十分に固定することができ、超音波ボンディングのように振動エネルギーが加えられたときにはそのエネルギーがダイパッド部の共振などで消費されずにワイヤに集中されるので、ワイヤを半導体チップに確実に接合することができ、接合不良をほぼ0%まで軽減することができる。

【0030】また、ダイパッド部を保持しているタイバー部にはモールド外形よりも内側の位置に脆性部を設けるようにしたことにより、タイバー部の切断は確実にこの脆性部にて行われる。これにより、切断後のタイバー部が樹脂部より露出することがないので、半導体素子を基板上に実装したときに他の部品と接触してしまうという不具合はなくなる。

【0031】さらに、ダイパッド部を相互に接続するタイバー部を千鳥状配置にしたことにより、チップが搭載されてワイヤボンディングが行われたダイパッド部を樹脂封止する金型において、ダイパッド部に対応するキャビティ間の樹脂の流れ部を千鳥状配置にすることができる。これにより、樹脂封止の際の樹脂の流れが良くなる

とともに各キャビティ内に確実に樹脂が行き渡るようになり、不良パッケージの発生率を少なくすることができる。

【図面の簡単な説明】

【図1】本発明のリードフレームの要部拡大平面図である。

【図2】ボンディング時のリードフレームを示す平面図である。

【図3】図2のA-A矢視断面図である。

【図4】図1のB-B矢視断面図である。

【図5】本発明の第2の実施の形態におけるリードフレームの要部拡大平面図である。

【図6】ボンディング時のリードフレームを示す平面図である。

【図7】本発明の第3の実施の形態におけるリードフレームの要部拡大平面図である。

【図8】樹脂封止を行う金型を示す図であって、(A)は金型を上から見た図であり、(B)はC-C矢視断面図である。

【図9】従来のリードフレームの一例を示す部分平面図である。

【図10】半導体チップが実装された従来のリードフレームの一例を示す部分平面図である。

【符号の説明】

20 リードフレーム

21, 22 ダイパッド部

23, 24 タイバー部

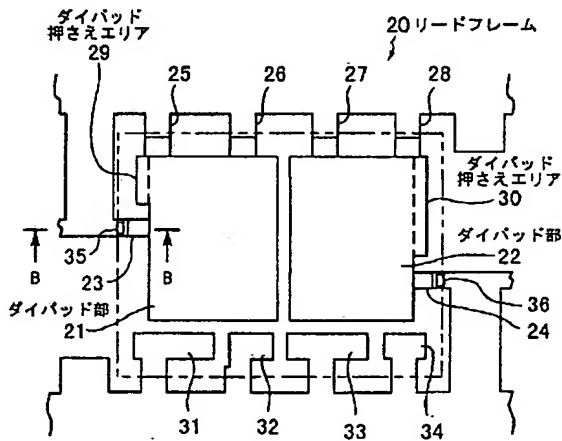
25, 26, 27, 28 リード部

29, 30 ダイパッド押さえエリア

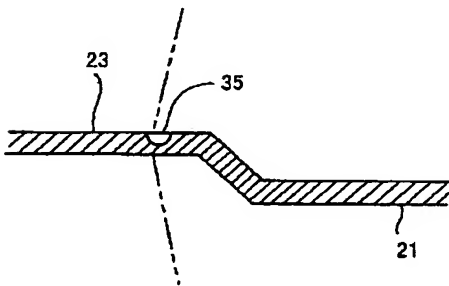
31, 32, 33, 34 ボンディング部

35, 36 脆性部

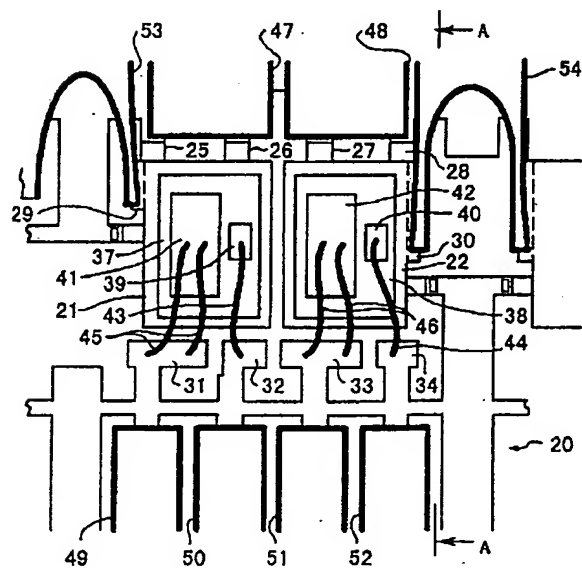
【図1】



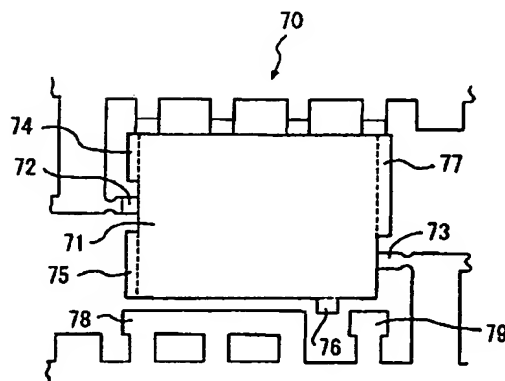
【図4】



【図2】

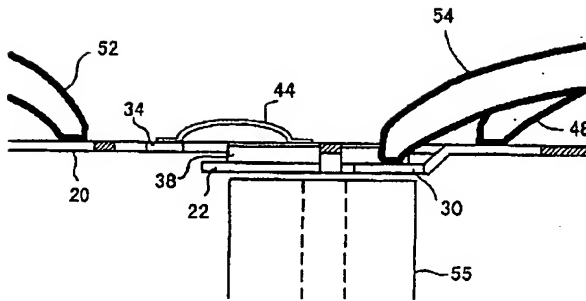


【図7】

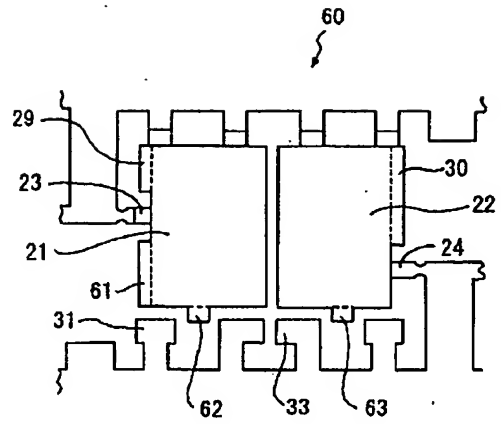




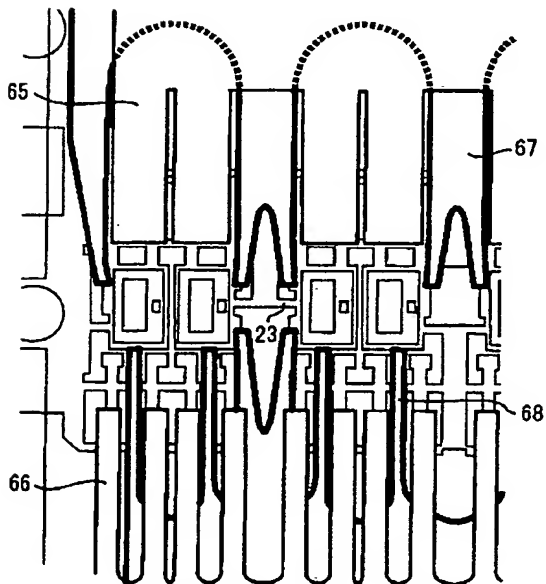
【図3】



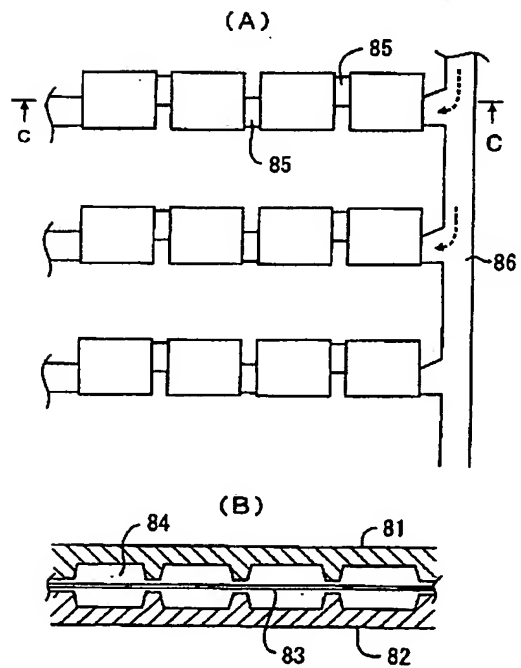
【図5】



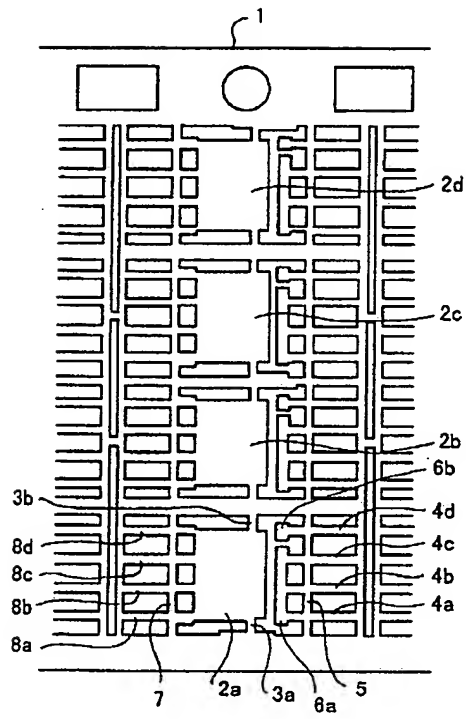
【図6】



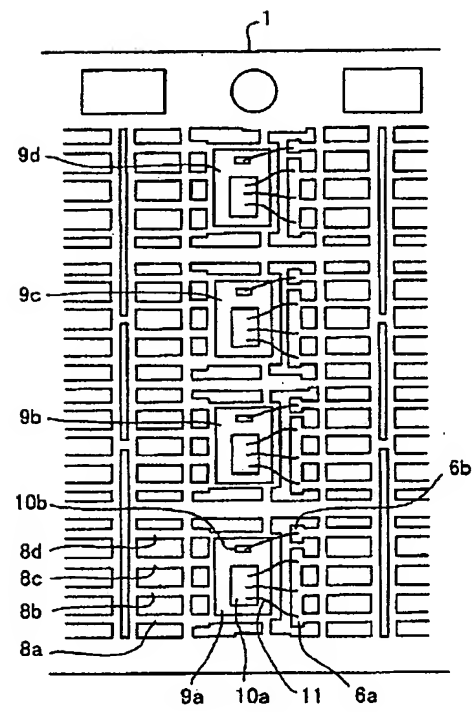
【図8】



【図9】



【図10】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**